

基于信号完整性的高速数字电路测试方法优化

蔡建荣 邢宗锋 邱忠文

中国电子科技集团公司第二十四研究所, 重庆 400060

[摘要] 随着信息时代的发展, 电子产品在不断地增多, 电路板使用的数量与频率都在不断地增多, 因此会导致许多信号完整性问题。高速电路设计的一大重要环节便是信号的完整性, 信号完整性分析对于高速数字电路设计是具有重要意义的。本文对高速数字电路设计的完整性进行了相关概述, 在此基础上对信号完整性的影响主要因素进行了分析, 为工程应用做参考, 增强高速电路信号完整性。

[关键词] 信号完整性; 高速数字; 电路测试; 方法优化

DOI: 10.33142/nsr.v1i3.14923

中图分类号: TN911.23

文献标识码: A

Optimization of High-speed Digital Circuit Testing Method Based on Signal Integrity

CAI Jianrong, XING Zongfeng, QIU Zhongwen

The 24th Research Institute of China Electronics Technology Group Corporation, Chongqing, 400060, China

Abstract: With the development of the information age, electronic products are constantly increasing, and the number and frequency of circuit boards used are also constantly increasing, which can lead to many signal integrity issues. A crucial aspect of high-speed circuit design is signal integrity, and signal integrity analysis is of great significance for high-speed digital circuit design. This article provides an overview of the integrity of high-speed digital circuit design and analyzes the main factors affecting signal integrity, providing reference for engineering applications and enhancing the signal integrity of high-speed circuits.

Keywords: signal integrity; high-speed digital; circuit testing; method optimization

引言

随着现代电子技术的飞速发展, 尤其是在高速数字电路及通信系统领域, 信号完整性已经成为决定电路性能与系统可靠性的关键因素。由于工作频率与传输速率的不断提高, 传统的电路设计与测试方法正面临前所未有的挑战, 信号失真、时序误差、噪声干扰等问题变得愈加严重。为确保电路的高效运行并保证数据传输的准确性, 必须对高速数字电路中的信号完整性问题进行有效检测与优化。由此, 基于信号完整性的高速数字电路测试方法的研究与改进, 已成为电路设计、制造与验证过程中不可忽视的课题。本文将深入分析信号完整性对电路性能的影响, 探讨反射、串扰、时序误差与噪声干扰等常见问题, 并提出相应的优化策略。在改进现有测试方法的基础上, 结合先进的测试技术, 本文的目的是为设计人员提供切实可行的工具与思路, 确保高速数字电路在高频工作环境下保持优异的信号质量, 从而推动电子系统朝向更高效、更可靠的方向发展。

1 信号完整性在高速数字电路中的关键作用

信号完整性在高速数字电路中的重要性是不可忽视的。随着信号传输速率的不断提升, 高速电路中的信号易受到反射、串扰、时序误差及噪声等因素的干扰, 这些问题直接影响到电路的性能与稳定性。尤其在高频与大带宽的系统中, 即便是微小的信号失真, 也可能导致系统不稳定或操作错误。高速数字电路的核心目标之一, 便是确

保信号在传输过程中能够保持其原始质量与准确性, 避免信号衰减、畸变或延迟等问题造成的数据丢失或误码。在这一背景下, 信号完整性不仅决定着电路的性能, 且直接关系到系统的可靠性, 特别是在高速信号处理、数据传输与精密测量等高要求应用中。为确保信号稳定地传输, 电路设计必须综合考虑布局、传输线的特性阻抗匹配、接地设计及电源去耦等因素, 且需要采取适当的测试方法来评估与优化信号质量。良好的信号完整性保障能够有效提升电路的工作速度, 降低错误发生率, 并确保电路在高速、高精度的工作环境下稳定运行。由此可见, 信号完整性的优化, 不仅是提升电路性能的关键, 更是现代高速数字电路设计中不可或缺的重要环节。

2 信号完整性与高速数字电路的关系

2.1 信号完整性对电路性能的影响

信号完整性对高速数字电路性能的影响深远且不可忽视。在高速电路中, 数据传输的准确性与系统的稳定性, 直接由信号质量所决定。当信号在传输过程中遭遇干扰或失真时, 时序错误、信号丢失、数据错误等问题可能随之发生, 进而影响电路的正常运行。信号反射, 举例而言, 会导致传输的电压信号发生变化, 从而产生误读; 串扰则使不同信号通道之间相互干扰, 信号因此混叠, 最终引发数据错误; 时序误差与延迟则可能打乱信号的同步关系, 影响系统的时序控制, 甚至最终导致系统失效^[1]。此外, 作为信

号完整性的关键影响因素,噪声与干扰通过电磁波形式进入信号路径,显著降低了信号质量。在这种情况下,电路可能无法准确地传递数据,导致系统运行不稳定或崩溃。

2.2 高速数字电路中的常见信号完整性问题

2.2.1 反射与串扰

在高速数字电路中,反射与串扰是两种常见且严重影响信号完整性的问题。反射通常发生在信号传输线与负载之间阻抗不匹配时,导致一部分信号回传至源端,而非继续向前传播。信号的反射会干扰原始信号,产生多次波形或信号畸变,从而引发数据传输错误或时序偏差。尤其是在高速电路中,反射的影响尤为显著,因信号传播速度较快,反射信号可能在重新传播时错过原定的时序窗口,导致逻辑判断错误。串扰是指相邻信号线路因电磁耦合所引起的干扰。当高频信号从一个信号线通过电磁场耦合到邻近线路时,邻近线路上的信号可能会受到干扰,甚至原本的逻辑电平发生改变,造成数据错误。在高速电路中,尤其是高密度布线情况下,串扰问题更加突出,尤其是当信号线路过于紧密且信号频率较高时,电磁耦合效应变得更加显著。

2.2.2 时序误差与延迟

在高速数字电路中,时序误差与延迟是影响信号完整性的关键问题。随着信号传输速度的提升,从源端到接收端的传播时间变得愈加敏感,任何微小的时延变化都可能显著影响电路性能。时序误差是指信号到达接收端的时刻与预期时刻之间的偏差,这种误差一旦发生,可能会导致数据丢失或信号失真。尤其在高速电路中,当时钟与数据同步失效时,时序误差会直接导致错误的逻辑判断。信号延迟主要受到传输线、布线长度以及电路设计等因素的影响。信号传播速度与传输介质的特性紧密相关,布线路径过长或布局不合理可能引发信号传播延迟,从而使得信号的不同部分无法按预定时间到达接收端,进而引发时序问题。此外,当信号通过不同组件或接口时,若存在延迟差异,也可能导致信号在接收端不同步,最终扰乱电路时序,影响系统的正常工作。

2.2.3 噪声与干扰

在高速数字电路中,噪声与干扰是常见且严重影响信号完整性的问题。由于高速信号具有较高的频率与广泛的能量范围,它们容易与其他信号或外部环境发生相互作用,从而导致信号质量的下降。噪声的来源通常包括电源、电磁波、外部设备或其他信号通道,其形式可为连续性或瞬时性。当信号在高速电路中切换与传播速度较快时,噪声往往通过耦合、辐射或地线环路等方式进入电路,从而引发信号畸变或失真,影响电路的正常运行。干扰可分为共模干扰与差模干扰。共模干扰是指信号线与地之间的电压差所引发的,而差模干扰则是指不同信号线之间的相互干扰。这些干扰在达到一定幅度的时候,可能会导致信号波

形失真,还可能引发系统功能错误,甚至导致数据丢失或设备故障。

3 基于信号完整性的高速数字电路测试方法优化

3.1 优化测试方法的必要性

在高速数字电路的设计与测试过程中,信号完整性对电路性能的重要性不容忽视。随着电路频率的持续提升,信号传输过程中出现的反射、串扰、时序误差等问题,显著影响了电路的稳定性与可靠性。传统测试方法在面对高速电路中复杂的信号完整性问题时,已显得捉襟见肘。因此,优化测试方法已成为迫在眉睫的需求。这不仅能够帮助工程师及时发现信号质量问题,还能为准确诊断提供可靠的依据。通过采用更高效、精准的测试技术,潜在问题可以在电路设计和生产阶段及早识别,从而避免因信号失真或干扰引起的性能下降及系统故障。优化后的测试方法不仅提高了测试的准确性与效率,还帮助设计人员深入理解信号传播特性,从而优化电路布局与元件选择,减少信号完整性问题的发生^[2]。此外,这些优化方法能够更好地满足现代高速电路的需求,提供更加全面的数据分析,推动更高质量的电路设计,同时降低生产成本。

3.2 基于信号完整性的测试优化策略

3.2.1 测试信号路径的优化

在高速数字电路的测试过程中,优化测试信号路径被认为是保证信号完整性的关键策略。信号路径的设计直接决定了信号传输的质量,尤其是在高速电路中,任何微小的设计失误都可能导致信号失真、反射或干扰,从而影响测试结果的准确性。优化测试信号路径的核心在于尽可能减少信号传输中的不必要损耗、反射及串扰等问题。为了减小信号传播中的延迟与反射,测试信号路径应保持简洁且直线。通过合理布置传输线,避免路径过长或急剧弯曲,可以有效减少信号的衰减与失真。测试点的选择同样至关重要,理想的测试点应位于信号传输线的中心位置,这有助于避免信号在传输过程中受到外部电磁干扰或过度耦合。合适的接地技术的采用,可以减少共模噪声的影响,也是优化信号路径的关键措施之一。通过对信号路径的精心优化,不仅能确保信号传输的稳定性,还能显著提升测试的准确性,使得信号质量的测量变得更加精确,从而为电路性能评估提供更加可靠的依据。

3.2.2 信号探测技术的创新

信号探测技术的创新在提高高速数字电路信号完整性测试精度与效率方面,扮演了至关重要的角色。传统的信号探测方法通常依赖于基本的探头与示波器,尽管这些工具能够捕捉信号波形,但在高速电路中,信号频率与传输速度的极高,常规探测技术往往无法满足精确测量的需求。因此,创新型信号探测技术的出现,成为应对这一挑战的关键解决方案。随着高速探头技术的不断发展,具有更高带宽与更低损耗的高频探头与差分探头,已逐渐应用

于高速电路的测试。这些探头可以在不干扰信号质量的前提下,精确捕捉电路中的微小信号波动,从而显著提高了测试的精度。此外,非接触式信号探测技术在高速电路中的应用,亦日益广泛。例如,光学探测与近场探测技术能够避免传统探头接触电路时可能产生的信号干扰,特别适用于高频信号或高速传输线的测试,能够有效提升测试过程中的信号质量。基于时域反射计(TDR)技术的探测方法,亦得到了广泛应用。通过测量信号反射的特性,TDR可以准确定位信号路径中的不连续性及阻抗不匹配点,为工程师提供了优化信号传输设计的强有力工具。

3.2.3 高频信号的采集与处理技术

高频信号的采集与处理技术,在优化基于信号完整性的测试过程中,起着至关重要的作用。随着高速数字电路中信号频率的逐步提升,传统的信号采集方法已无法满足高频率与复杂信号测量的需求,因此,迫切需要采用更先进的采集与处理技术。在这一背景下,高速示波器的应用,显得尤为关键。这些示波器具备较高的采样率与大带宽,可以在更广泛的频率范围内精确捕捉信号。配备智能化信号处理算法的示波器,能够在极短的时间内捕捉到快速变化的信号波形。此外,现代示波器通常支持多个通道与同步采集功能,能够同时监测多个信号通路的变化,减少测量过程中的干扰与误差,从而显著提升测试结果的精度。在信号处理方面,数字信号处理技术(DSP)已经被广泛应用于信号的实时分析与优化^[3]。通过快速傅里叶变换(FFT)等频域分析方法,对采集到的高频信号进行处理,可以有效提取信号的频率成分,识别噪声或失真部分,从而全面评估信号质量。此外,时频分析技术(如小波变换)在信号分析中也发挥了重要作用,能够帮助提取信号在不同频段上的特征,进一步提高信号分析的精度与准确性。

3.3 先进测试技术的应用

在信号完整性测试优化策略中,先进测试技术的应用,至关重要,尤其是在高速示波器、频谱分析仪、自适应信号采集技术及数字信号处理方法等方面。测试精度与信号分析能力显著提升,这些技术极大地改善了信号完整性测试的效率与效果。作为核心工具,高速示波器具备较高的采样率与宽广的带宽,能够实时捕捉高速数字电路中微小的信号波形,从而帮助工程师精确识别信号质量问题。结合高分辨率触发功能,示波器能准确捕捉到在极短时间内发生的波形细节,进而揭示电路中的反射、串扰及时序误差等信号完整性问题。频谱分析仪,则作为另一项重要的测试工具,专注于频域分析,能够精准识别信号中的噪声、谐波成分及失真现象。有效手段为发现潜在的高频干扰源提供了该仪器,使工程师能够在设计过程中进行更精细的调整与优化,确保电路性能不受干扰。自适应信号采集技术,为处理复杂信号环境提供了智能化的解决方案。自动

调整采集参数(如采样率与深度等),此项技术能够应对不同频率与幅度的信号,避免信号条件变化引起的失真或数据丢失,从而确保测试结果的精确与可靠。在高速电路中,尤其适用此项技术,能够实时捕获信号状态,而且能够根据电路状态的变化自动做出调整,进一步提升测试效率与信号质量。数字信号处理技术(DSP),在信号分析中,发挥了重要作用。通过将模拟信号转换为数字信号,数字化处理技术可在计算机中执行高效的数学计算与算法分析,精确提取信号中的关键特征^[4]。常见的处理方法包括快速傅里叶变换(FFT)、时域分析与小波变换等,这些技术能够有效揭示信号中的噪声、时序误差及其他异常现象。此外,数字信号处理还可用于信号去噪、滤波等操作,进一步提升信号质量,去除无关干扰,确保信号的完整性。综上所述,先进的信号采集与处理技术,在高速数字电路测试与优化过程中,不仅提升了对信号问题的诊断能力,也加速了问题的定位与解决,极大地优化了信号完整性测试的效果。

4 结语

在高速数字电路的设计与测试中,信号完整性一直是保障电路稳定性与性能的关键因素。随着电子技术的不断进步,电路频率的提升及数据传输速率的加快,信号完整性问题变得愈加复杂。本文深入探讨了高速数字电路中常见的信号完整性问题,并提出了一系列基于信号完整性的测试优化策略,包括信号路径的优化、创新型信号探测技术以及高频信号的采集与处理技术。此外,结合高速示波器、频谱分析仪及自适应信号采集技术等先进测试设备,进一步提升了测试的精度与效率。通过实施这些优化策略,不仅能够有效改善信号质量,减少信号失真与干扰,还能确保高速数字电路在复杂工作环境中的稳定性与可靠性。展望未来,随着测试技术的不断发展,更多智能化与自动化的测试方法将逐步应用于信号完整性优化中,推动电子电路设计的创新与进步。这些优化措施的实施,将为高速数字电路的高效运行奠定更加坚实的基础,以满足日益复杂的电子系统需求。

【参考文献】

- [1]黄昊.高速数字电路信号完整性与电源完整性协同仿真新方法研究[D].浙江:浙江大学,2023.
- [2]孙婷,王冲.高速数字电路信号完整性分析[J].电子测试,2021(12):57-58.
- [3]高文斌,梁晓,张春年,等.基于高速数字电路中的信号完整性分析[J].电子技术与软件工程,2018(24):74.
- [4]王俊博.浅谈高速数字电路中的信号完整性设计[J].通讯世界,2016(20):64.

作者简介:蔡建荣(1973.8—),单位名称:中国电子科技集团第二十四研究所,毕业学校和专业:江苏理工大学机械电子工程。