

DSP 系统中的电磁兼容问题

叶 华

贵州航天特种车有限责任公司, 贵州 遵义 563000

[摘要] 本文主要是针对数字信号处理系统中存在的干扰问题进行分析 and 解决, 从而能更好地促进 DSP 系统的正常运行。分别从 DSP 硬件电磁兼容性分析、DSP 硬件降噪技术以及 EDA 工具设计关键技术几个方面进行分析。旨在能够更好地达到 DSP 系统电磁兼容的目的, 促进 DSP 系统的安全运转。

[关键词] DSP 系统; 电磁兼容问题; 电磁辐射; 电磁干扰

DOI: 10.33142/sca.v5i1.5570

中图分类号: TP303

文献标识码: A

Electromagnetic Compatibility in DSP System

YE Hua

Guizhou Aerospace Special Vehicle Co., Ltd., Zunyi, Guizhou, 563000, China

Abstract: This paper mainly analyzes and solves the interference problems existing in digital signal processing system, so as to better promote the normal operation of DSP system. This paper analyzes the EMC analysis of DSP hardware, the noise reduction technology of DSP hardware and the key technology of EDA tool design. The purpose is to better achieve the purpose of electromagnetic compatibility of DSP system and promote the safe operation of DSP system.

Keywords: DSP system; electromagnetic compatibility problems; electromagnetic radiation; electromagnetic interference

引言

DSP 指的是数字信号处理芯片, 第一个 DSP 是在 1990 年左右开始出现, 此种芯片具有非常强的稳定性, 而且能够被用于大规模集成工作, 同时还能够进行可编程, 实现自动化处理, 具有非常多的有段, 为数字信息技术带来了非常大的转机。DSP 在很多领域中都具有非常广泛的应用, 受到了大家的欢迎。但是这种芯片十分复杂, 而且里面所具有的部件种类非常多。因此, 部件之间容易受到一定的电磁辐射影响。除此之外, 各个系统之间和传输通道之间都具有一定的电磁干扰, 会对其数据信息的准确性造成非常大的影响, 甚至会对其正常工作的稳定性和安全性造成非常大的威胁。根据相关数据表明, 因为电磁干扰而造成的 DSP 问题是其出现问题总体的 90% 比例, 从而能够看出电磁感染对其影响十分巨大。因为 DSP 在日常的工作运行中会自动进行电磁波的辐射工作, 对体会带来一定的辐射, 同时也会对自身的设备元件之间带来干扰, 甚至会出现一些元器件的损伤情况, 不利于 DSP 的正常运行。在 DSP 自身的运算速度不断提升的今天, 能够处理的信号带宽也越来越大。因此, 人们在进行 DSP 的研究工作中, 逐渐进行了 DSP 的高速性和实时性的研究。但是 DSP 中所存在的电磁干扰问题越来越严重, 本文特别针对此进行重点研究。

1 DSP 硬件电磁兼容性分析

1.1 DSP 中干扰来源分析

电磁干扰的出现主要是因为一定的辐射原因而出现

的, 大多数的电磁发射源都会出现电磁干扰的问题, 比如我们生活中常见的录音机、电灯等家电, 都会出现电磁干扰的问题。除此之外, 继电器、金属电缆等方面也会出现干扰信号。在进行数字信号技术的应用中, 时钟电路比较容易容易出现宽带噪声, 这样会对相关元器件造成非常大的干扰。在 DSP 系统的运行中, 很多电路能够产生高于 300MHz 的谐波失真信号, 需要在系统之中进行此信号的去除, 这样才能保证 DSP 系统的稳定运行。数字电路中的复位线、中段线等非常容易受到电磁干扰, 需要进行电磁干扰问题的解决^[1]。

1.2 DSP 传导性干扰分析

电磁干扰的另一个来源就是导体传播, 导线具有拾噪音的特点, 同时能将获取的噪音进行传输, 从而引导电路的干扰问题出现。工作人员应该有效避免出现导线传导噪音的问题出现, 如果接受到的电源是干扰源, 那么就需要在电源线进入电路之前就会进行去操作^[2]。

1.3 DSP 共阻抗耦合分析

如果公共阻抗中的电流是由两个电路中电流的共同集合, 那么就容易产生共阻抗耦合问题。而阻抗中所具有的压降主要是根据两个电路的情况来决定, 而这两个电路的电流会流经共地阻抗, 而电路 1 中的地电位会受到的电流 2 的调制, 而其中的噪声信号会从电路 2 耦合到电路 1。

1.4 DSP 中辐射耦合分析

由于辐射因素而出现的耦合被称为串扰, 这种情况主要是因为电流经过导体时而出现电磁场, 进而引起的耦合

问题。而电磁场会在其附近的导体中出现一定的电磁感应，进而出现瞬态电流。

1.5 DSP 中辐射现象分析

辐射的种类有两种，其一是共模辐射，主要是因为出现不经意的压降而引发的，这样的辐射会让全部的地连接抬高到整个系统的电位之上。而差分辐射是其中的另一种辐射类型，比共模辐射的影响小。

1.6 EMC 的影响因数分析

电压是其中的影响因数之一，电源所具有电压越高，那么它所产生的振幅越大，这样就会辐射更多。而对于低压电源来说，其敏感度会受到一定的影响。频率是 EMC 的另外影响因数，一般在高频信号中会出现更多的辐射。在高频数字系统之中，当器件正处于开关状态时，会出现电流尖峰信号。而对于模拟系统来说，如果负载电流出现一定的变化，那么就会出现电流尖峰信号。接地是 EMC 的影响因数之一，在日常的电路设计工作中，需要利用比较优质的地线连接方式去进行应用，这样才能够有效解决 EMC 的问题。大多数的问题不是因为接地为题造成的，需要通过单点、多点和混合这三种信号共同来进行完成。如果频率小于 1MHz，那么就可以运用单点接地的方式进行实施。如果进行高频应用时，那么就可以利用多点接地的方式进行使用。混合接地方法就是将两种方式进行结合，这样才能够更好地进行接地处理。在高频数字电路和低电平的模拟电路中不能够通过混合模式进行接地处理。PCB 的设计也是 EMC 的影响因数之一，为了能够更好地有效避免出现电磁干扰，可以利用印刷电路板来进行布线工作。电源去耦也是 EMC 的影响因数，在器件开关时，会在瞬间产生电流，需要进行瞬态电流的过滤，这样才能够有效避免出现电磁干扰问题。下面是 IEC61000-4-2 标准：

表 1 IEC61000-4-2 标准

型号：3C15KS		
容量	额定输出容量	15KVA/12KW
交流输入	电压	380V
	输入电压范围	305-478V
	输入频率范围	45~55
交流输出	输出电压	220V
	输出频率	50HZ
	过载能力	105-125% 1 分钟后转旁路
环境	操作环境温度	0-40℃
	操作环境湿度	20%-90%

2 DSP 硬件降噪技术分析

2.1 板结构、线路降噪技术

在进行 DSP 系统的硬件降噪工作中，需要采用板结构的降噪技术来进行问题的解决。需要进行的和电源平板的

使用，而且要求平板面积需要足够大，这样才能够更好地为电源去耦工作提供一定的低阻抗。从而可以让其表面上的导体数量变得最少，还需要利用窄线条来进行高频阻尼的增加，同时也需要进行电容耦合的降低，这样才能够更好地进行有效降噪工作。还需要根据相关的频率大小和类型去进行 PCB 电路的分离工作，不需要进行切痕 PCB。还可以利用叠层结构来进行整体性问题的解决，还能够有效防止出现 EMC 问题，有效进行阻抗的控制。而且其内部所具有的走线会形成可以预测的传输线结构，需要进行线迹的密封工作。还需要进行相邻激励之间的距离扩大，要求大于线迹的宽度，这样才能够让整个干扰变得更小。为了能够更好地保证 DSP 系统的硬件降噪工作的实现，需要时钟信号处于正交位置。为了能够让整个系统的干扰在最小的情况下，那么就需要对线迹进行特殊处理，要求进行直角交叉布置，也可以进行散置地线。还需要对一些比较关键的线迹进行保护，比如可以利用 4 密耳到 8 密耳的线迹来进行使用，从而可以使得电感最小，这样才能够进行降噪保护^[3]。

2.2 滤波降噪技术

在进行硬件降噪工作中，可以使用滤波降噪技术进行操作。需要对电源线进行一定的滤波操作，这样能够更好地在 IC 的点引脚出进行陶瓷电容的去耦工作。还可以进行模拟电路的电源供电工作，需要进行旁路快速开关器件的应用。还需要在器件所具有的引线处进行去耦操作，还需要利用多级滤波来进行带能源噪声的降低。还需要在板上进行晶振安装工作，并且需要接地处理。应该针对恰当的部分进行屏蔽工作，将地线与信号线进行临近处理，这样才能够防止出现新的电场。还需要将去耦先驱动器与接收器防止在接口之处，这样能够更加方便 PCB 的电路耦合降低，也会让辐射强度降低。还需要对具有干扰的引线内容进行屏蔽工作，并且需要将其进行一定的缠绕一起，从而能够有效消除 PCB 上的相互耦合问题出现。

3 DSP 软件设计的有效对策

在开展 DSP 软件的设计过程中，一般会受到诸多干扰因素，进而产生各类影响，其中重点体现在以下几点：(1) 算法错误引发结果错误，其主要是受到计算机处理器的影响，导致程序指数运算采取近似计算，同时造成计算结果出现较大的偏差，然而这一问题很容易造成误动作现象；(2) 另一个问题就是计算机的精确度较差，通过加减法运算过程中的对阶，大数“吃掉”了小数，同时还会导致误差累积，从而出现下溢现象，这也是噪音产生的主要原因之一；(3) 从 DSP 软件的硬件层面来看，偶尔也会产生计算机的干扰问题，导致数据采集的误差变大、同时程序计数器的 PC 值也发生改变，甚至还会出现 RAM 数据变化，造成系统“死锁”等问题。

3.1 利用拦截失控程序措施

首先,在 DSP 软件的程序设计环节中,必须要通过科学的单字节指令进行设计,确保关键部位查出空操作质量,能够有效地实践单字节指令的充分控制,有效保护指令不会被拆算,提高程序运行水平,避免出现偏差运行的现象;

其次,通过软件陷阱的设置,能够在 PC 值出现失控时,避免程序时空带来的影响和 CPU 进入非程序区域,主要是利用引导指令的设计,使程序强制性地进入初始状态,在进入程序区后,必须在固定间隔中设置一个软件陷阱;

最后,软件复位。在程序“走飞”的情况下,还可以通过监控系统的有效运行,确保系统能够实现自动复位,从而实现系统初始化功能。

3.2 设立标志判断

将某个单元作为标志,同时将模块的主程序设定为单元特征值,并且在主程序的最后判断该单元值是否发生改变,如果存在不同代表存在误差,那么会直接将程序转入错误处理的子程序中。

3.3 增加数据安全备份

在系统内部的重要数据存放中,可以将其存放于多个存储区域,同时也可以通过大容量的 RAM 对重要数据进行备份,同时制成固化表格,存储在 EPROM 中,不但可以避免重要数据破坏和丢失,同时也确保逻辑程序混乱问题不会对数据产生影响,提高数据的安全性。

4 EDA 工具设计关键技术

4.1 自动布线技术

因为在进行 EDA 工具的设计应用时,需要进行电磁兼容的问题进行考虑,还需要对信号延迟、串扰等问题进行分析,那么就需要间一定的布局布线工作的考虑。一般在进行电路板的设计时,需要使用 6 个差分去进行布线操作。还需要通过手动来进行布线实施,从而能够给更好地进行 600 对布线。现在进行设计工作中,虽然节点的数据没有改变,但是硅片变得更加复杂了,需要进行一定的节点调整,这样才能够更好典型布局布线工作的实施^[4]。

4.2 自由角度布线技术

随着技术的不断提升,单片期间上所集成的功能越来越多,那么就导致其输出管脚的数量也在不断上升。但是其内部所具有的封装尺寸却没有改变,那么就需要更加细的线宽去进行设置,从而能够满足其正常工作。因为整个产品的尺寸有所减小,那么就表示布局布线所具有的空间也会变小。那在 DSP 的相关产品之中,元器件所占据的面积大概占到整个板面积的 80%,如果那么无法进行自动布线。需要利用自由角度进行布线操作,这样才能体现出这样布线工作的灵活性,有效提升布线的密度。通过它的拉紧操作能够在每个节点出现缩短,那么就需要进行空间的适应。通过这样的操作可以有效解决信号延迟的问题,也能够减少平行路径数,这样可以防止出现串扰的问题出现。

因此,需要利用自由角度布线技术来进行降噪问题的解决,保证整个电路的性能良好。

4.3 高密度器件技术

对于高密度系统的来说,可以利用 BGA 来进行封装工作,而且管脚之间的距离也变得越来越小,球间距已经小到 1mm 左右,并且随着技术的发展也在不断降低。通过这样的变化会让其封装件信号线不可以使用传统的方法来进行使用,可以通过球下面的孔能够更好地从信号线下层进行引出。还可以利用极细布线的方式进行使用,这样可以在球栅列阵中进行引线的通道找出。对于高密度器件来说,需要用空间小的布线方式进行使用,从而能够有效解决干扰问题^[5]。基于高密度期间技术的应用,可以实现极小空间与宽度的布线方式,同时有效提高成品率水平。当前的布线技术要求可以实现自动化的应用约束,自由布线方法也能够降低布线的层数,从而减少产量的成本。此外,还意味着在成本不发生改变的基础上,通过提高接地层与电源侧的信号来提高系统的完整性,强化 EMC 的性能。

4.4 利用创新型电路板设计和制作技术

通过将微孔等离子蚀刻技术运用在 DSP 软件的多层板制作环节,能够全面提高 DSP 软件的布线性能和布局水平,然而在等离子蚀刻技术的应用型,通过将新孔设置在路径的宽度内,不但会导致底板自身和制造成本的正价,所以,通过等离子蚀刻技术的应用,可以制作成千上万个孔,有效降低成孔的成本。在实际应用中,对布线工具的要求其具备一定的灵活度,不但要可以采用不同的约束条件,同时还能满足微孔技术和构建技术的实际需求。元器件的密度不断提升,也会对整体布局的设计带来严重的影响,布局布线的工具也会对架设班上元器件带来影响,导致元器件释放在表面,从而为新的元器件安装提供支持,不会对板上存在的元器件带来负面影响。然而元器件放置顺序也是一个重要问题,当放置元器件时,板上已有的元器件位置都会相应改变,这就是布局设计中的地动画程度低所影响。虽然布局工具依然没有较大的限制,但是技术人员认为布局工具用于以此布局也会受到限制,所以,通过创新电路板设计,可以实现合理化的自动布局。

4.5 3D 布局

三维工具得到了广泛应用,在定型板布局和异形板布线中都发挥着重要作用,比如通过三维底板模型来实现元件空间的合理化布局,同时进行 2D 布线,在实际布线环节中还可以通过告知该板是否具有可制造性。利用 3D 布线工具也要重视做好不同层间的处理工作,利用阴影差分的方式进行设计,由于阴影差分对设计方法的应用可以起到良好的处理效果。在信号频率不断提升的背景下,已经实现了布线和布局工具虚拟化的发展趋势,例如 Zuken 的 Hot Stage 工具,因此,即便是在虚拟原型阶段也可以

对布线问题进行深入研究,通过自由角度布线和自动布局软件,都能够完成自动化布线,满足底板设计需求,而且设计人员还能够利用新技术来解决微孔和单片密度集成问题,提高电磁兼容技术水平。

5 结束语

综上所述,为了能够有效促进 DSP 系统的正常运转,需要进行电磁兼容问题的解决。那么就需要进行电磁兼容技术的使用,能够从硬件、软件、EDA 工具使用等方面进行电磁兼容技术的实施,从而有效保证 DSP 系统的稳定运行。DSP 系统在航天飞机、洲际导弹等诸多领域都具有非常重要的应用,需要就有非常高的精确性,这样才能够实现相应的工作需求。因此,需要不断进行电磁兼容技术的提升,这样才能够满足 DSP 系统的发展应用要求。

[参考文献]

- [1]赵娜,杨楠,陶灿,等.高速 DSP 系统 PCB 的电磁兼容设计研究[J]. 火箭与制导学报,2016,36(3):169-171,175.
- [2]王静,陈伟,刘志东,等.DSP 系统中电磁兼容问题的技术研究[J]. 兵工自动化,2013,32(1):36-37.
- [3]张燕燕.高速 DSP 的电磁兼容设计研究[J]. 现代电子技术,2008(18):174-177.
- [4]李旭华,胡红艳.数字信号处理系统中的电磁兼容问题[J]. 微计算机信息,2005(7):129-132.
- [5]邓重一.浅谈 DSP 系统中的电磁兼容问题[J]. 半导体技术,2003(7):13-16,10.

作者简介:叶华,专业方向:自动化控制,目前职务:副主任技师。